PHASE AND FREQUENCY VARIABLE OSCILLATOR

Publication number: JP59153333 Publication date: 1984-09-01

Inventor:

MORIKURA MASAHIRO; MAKI TAKAYOSHI;

SHIYOUMURA TATSUROU

Applicant:

NIPPON TELEGRAPH & TELEPHONE

Classification:

- international:

H03L7/00; H03B21/00; H03B28/00; H03H11/16;

H03L7/00; H03B21/00; H03B28/00; H03H11/02; (IPC1-

7): H03L7/00

- European:

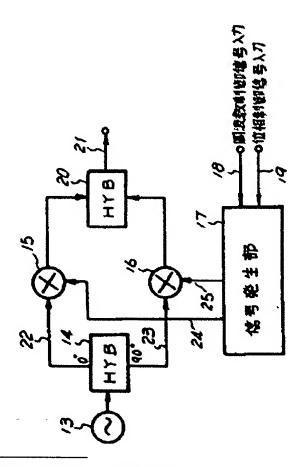
H03B21/00

Application number: JP19830026340 19830221 Priority number(s): JP19830026340 19830221

Report a data error here

Abstract of **JP59153333**

PURPOSE:To attain phase and frequency change by using a fixec oscillator where a high-frequency band is oscillated with high stability and a low frequency variable oscillator comprising digital circuits. CONSTITUTION:In inputting a control signal giving a desired frequency changing amount DELTAfD and a desired phase change amount DELTAphiD to a signal generating section 17, signals 24, 25 are outputted to mixers 15, 16. In giving an output of the fixed oscillator 13 to a 90 deg. power distributor 14, then output signals 22, 23 having different phases by 90 deg.are generated and given to mixers 15, 16 and a signal 21 having the desired frequency change DELTAfD and the desired phase change DELTAphiD is obtained from a power coupler 20.



Data supplied from the esp@cenet database - Worldwide

⑩ 日本国特許庁 (JP)

① 特許出願公開

⑩公開特許公報(A)

昭59-153333

⑤Int. Cl.³
H 03 L 7/00

識別記号

庁内整理番号 A 6964-5 J ❸公開 昭和59年(1984)9月1日

発明の数 2 審査請求 未請求

(全 4 頁)

⑤位相及び周波数可変発振器

20特

頭 昭58-26340

砂出

願 昭58(1983) 2月21日

⑩発 明 者

者 守倉正博

横須賀市武1丁目2356番地日本 電信電話公社横須賀電気通信研

究所内

⑰発 明 者 牧隆義

横須賀市武1丁目2356番地日本 電信電話公社横須賀電気通信研 究所内

⑩発 明 者 正村達郎

横須賀市武1丁目2356番地日本 電信電話公社横須賀電気通信研 究所内

⑪出 願 人 日本電信電話公社

個代 理 人 弁理士 山本恵一

明 捌 葉

1. 発明の名称

位相及び周波数可変発振器

- 2. 特許請求の範囲
- (1) 固定発振器と、該固定発振器出力を直交した2信号に分配する電力分配器と、周波数制御信号及び位相制御信号に応じて周波数及び位相が変化する直交した2信号を出力する信号発生部と、前記電力分配器の一方の出力と該信号発生部の一方の出力を乗算する第2のミキサと、該2つのミキサの出力を乗算する第2のミキサと、該2つのミキサの出力を利力を対する第2のミキサと、該2つのミキサの出力を利力を対して出力する電力結合部より構成されることを特徴とする位相及び周波数可変発振器。
- (2) 固定発振器と、眩固定発振器出力を直交した2信号に分配する電力分配器と、周波数制御信号及び位相制御信号に応じて周波数及び位相が変化する直交した2信号を出力する信号発生部と、前記電力分配器の一方の出力と該信号発生部の一方の出力を乗算する第1のミキサと、前記電力分

配器の他方の出力と該信号発生部の他方の出力を 乗算する第2のミキサと、該2つのミキサの出力 を同相で合成して出力する電力結合部より構成さ れる位相及び周波数可変発振器において、前記信 号発生部が、正弦波パターンの書き込まれた ROM と該 ROM の読み出し番地を指定するアドレスカ ウンタと、該アドレスカウンタにより指定された ROMの番地からデジタル信号を順次読み出し直 交したアナログ信号に変換する D/A 変換器と、 固定周波数の信号を発生する発振器と、該発振器 の出力を分周して前記アドレスカウンタに入力す るクロックを発生する可変分周回路と、周波数制 御信号入力によつて分周比を決定し、該可変分周 回路を制御し、かつ位相制御信号入力によつてア ドレスカウンタの値をスキップする費を決定し、 アドレスカウンタを制御する制御回路より構成さ れることを特徴とする位相及び周波数可変発振器。

3. 発明の詳細な説明

(技術分野)

本発明は制御入力に応じて、任意に位相と周波

数を可変とすることのできるデジタル制御発振器 に関するものである。

(背景技術)

従来この種の回路に電圧制御発振器があり、発生する信号の位相を制御するには、周波数を変化させる必要があつた。すなわち、第1図(a)に示すような所望出力信号を得たい場合には、第1図(b)に示すように制御電圧を加えて周波数を変化させ、第1図(c)のように出力信号位相を変化させねばならなかつた。この結果、位相を離散的に変化させることができず、所望出力位相を得るのに遅延時間ではを要するという欠点があつた。また、一般に電圧制御発振器は固定発振器に比べて周波数を可変とするため、高い安定度を実現することは困難であつた。

この種の回路で、従来から用いられている他の 回路として無限移相器がある。第2図に無限移相 器の構成図を示す。1は信号入力、2は90°電力 分配器、3.4はミキサ、5は位相制御信号入力、 6は位相制御入力により適当な直流電圧11,12を

任意に変化できるが、周波数を変化させることが できない。

(発明の課題)

本発明はこれらの欠点を解決するため、高安定な固定発振器と周波数可変の信号発生部に位相を離成することによつて、高安定でかつ任意に位相を離散側部なデジタル制御器を実現したもので、その特徴は、固定発振器と、該固定発振器と、該固定発振器と、該固定発振器と、該固定発振器と、該固定発振器と、該固定発振器と、該固定発振器と、故力を直径号を出力する信号を出力する信号を出力する信号を出力する信号を出力する信号を出力する信号発生部の出力を乗算する第2のミキサと、該2つのミキサの出力を乗算する第2のミキサと、該2つのミキサの出力を乗算する第2のミキサと、該2つのおより構成されるごとき位相及び周波数可変発振器にある。

(発明の構成及び作用)

第3図は本発明の特許請求の範囲第1項に関す る契施例であつて、13は高安定固定発振器、14は 発生する制御回路、7は電力結合器、8は信号出力である。1の入力信号を $\Lambda(t) = a' \sin(2\pi f_0 t + \varphi_0')$ とすると、2の 90° 電力分配器の出力9,10は次式で与えられる。

 $\left(\begin{array}{c} (但し、<math>a$, φ_0 は 1 の信号振幅 a' と位相定数 φ_0')

また、0 だけ位相を進ませたい場合には、6 の制御回路から出力される直流電圧 11 , 12 を次式で与えられる値にする。

il の直流電圧 b cos θ

12の直流電圧 ······· b sin 0

この時 8 の信号出力 B(t) として、次式のように入力信号 A(t) より位相が θ だけ進んだ信号が得られ

B(t) = ab {
$$\sin (2\pi f_0 t + \varphi_0) \cos \theta$$

+ $\cos (2\pi f_0 t + \varphi_0) \sin \theta$ }
= ab $\sin (2\pi f_0 t + \varphi_0 + \theta)$

このように、無限移相器では入力信号の位相を

90° 電力分配器、15,16はミキサ、17は周波数制御信号18と位相制御信号19によつて周波数と位相を可変できる信号発生部、20は電力結合器、21は信号出力、22,23は14の90° 電力分配器の出力信号、24,25は17の信号発生部の出力信号である。

これを動作させるには、所望する周波数変化量 $4f_0$ と位相変化量 $4\varphi_0$ を与える制御信号を、18、19を通じて17の信号発生部へ入力する。信号発生部では、これらの制御信号をもとに次式に示す信号 21、25 を出力する。

25の信号 ······ b sin (2π d fp t + d φp)

一方、13の固定発振器の出力を $\Lambda(t) = a' \sin(2\pi f_0 t + 9b')$ とすると、14の出力信号 22, 23 は次式で与えられる。

22の信号…… a sin (2πfot + φ₀)

23の信号 a cos (2πf₀1+φ₀)

以上により、21の信号出力 B(1)は次式となる。

$$B(t) = ab \{ \sin (2\pi f_0 t + \varphi_0) \cos (2\pi df_0 + d\varphi_0) + \cos (2\pi f_0 t + \varphi_0) \sin (2\pi df_0 t + d\varphi_0) \}$$

 $=ab\sin\{2\pi(f_0+df_D)t+(\varphi_0+d\varphi_D)\}$ 従つて、所望する周波数変化量 df_D と位相変化量 $d\varphi_D$ を有する信号が本回路により得られる。

第4図は本発明の特許請求の範囲第2項に基づく実施例のうち、信号発生部の構成例であつて、26は制御回路、27は固定発振器、28は可変分周回路、29はアドレスカロンタ、30,31は正弦波パターンの書き込まれたROM(リードオンリーメモリ)、32,33はD/A(デジタル/アナログ)変換器である。

まず、所望する周波数変化量 4 f_Dと位相変化量 4 φ_Dを与える側御信号が、18,19 を通じて26の制御回路へ入力する。制御回路では、周波数変化量 4 f_D に応じて次式を満足する分周比Mを決定する。

$$\Delta f_D = \frac{f_2}{\ell} = \frac{f_1}{\ell \cdot M}$$

/但し、f,は27の固定発振器の周波数、fzは、 可変分周回路の出力周波数、lは ROM に 書き込まれた正弦波パターンのサンブル数。

導出した分周比Mを28の可変分周回路へ出力する。

期安定度は13の固定発振器の長期安定度にほぼ等しくなる。同様に13の固定発振器の短期安定度を S_{s0} 、17の固定発振器の短期安定度を S_s とすると、21から出力される信号の短期安定度 S_{st} は次式となる。

$$S_{s_1}^2 = S_{s_0}^2 + S_s^2 \times (f_1/f_0)^2$$
 ($f_0 \gg f_1$ の時)
= S_s^2

すなわち、S_{St} 与 S_{So}となり、13の固定発振器の 短期安定度にほぼ等しくなる。従つて、13の固定 発振器に長期安定度と短期安定度の高いものを用 いれば、長期安定度と短期安定度の高い周波数可 変発振器が実現できる。

(発明の効果)

以上説明したように、本回路は高周波帯の高安定な固定発振器とデジタル回路で構成した低周波の可変発振器を用いることにより、高周波帯の高安定な周波数可変発振器を実現でき、かつ位相を離散的に側御できるという利点がある。

4. 図面の簡単な説明

第1図(a),(b)及び(c)は従来の電圧制御発振器の

可変分周回路は、周波数 f_2 の信号を29のアドレスカウンタへ出力する。アドレスカウンタは $1/f_2$ の周期で1づつ増加し、それによつてROMの内容が $1/f_2$ の周期で読み出される。入力位相変化量 $\Delta \phi_D$ (≈ 0)が与えられると、ROM の競み出しアドレスが次式を満足する ΔN だけ増加した後、 $1/f_2$ の周期で1づつ増加する。

$$\varDelta\,\varphi_{\rm D} = \frac{2\,\pi}{\ell}\,\left(\,\,\varDelta\,{\rm N} - 1\,\,\right)$$

30,31 の ROM 出力は 32,33 の D / A 変換器により アナログ量となり、その信号は次式となる。

24の信号…… b cos (2π / fpl + / φp)

25の信号 b·sin (2πΔf_D1+Δφ_D)

また本回路では、13の固定発振器の長期安定度を S_{L0} 、17の固定発振器の長期安定度を S_{L0} とすると、21から出力される信号の長期安定度 S_{L1} は次式となる。

$$S_{Lt} = \frac{f_0 S_{L0} + 4 f_D S_L}{f_0 + 4 f_D}$$

ここで、fo≥ dfoとするとSit=Stoとなり、長

説明図、第2図は従来の無限移相器の構成図、第3図は本発明の実施例の構成図、第4図は信号発生部の構成図である。

13は高安定固定発振器、14は90°電力分配器、15, 16はミキサ、17は周波数制御信号18と位相制御信号によつて周波数と位相を可変できる信号発生部、20は電力結合器、21は信号出力、22,23は14の90°電力分配器の出力信号、24,25は17の信号発生部の出力信号、26は制御回路、27は固定発振器、28は可変分周回路、29はアドレスカウンタ、30,31は正弦波パターンの書き込まれたROM(リードオンリーメモリ)、32,33はD/A(デジタル/アナログ)変換器である。

特 許 出 顧 人

日本 电信 电話 公 社特許出顧代理人

弁型士 山 本 思 一

